

# PATENT ABSTRACTS OF JAPAN

(1)Publication number : 03-235507

(43)Date of publication of application : 21.10.1991

(51)Int.Cl.

H03F 1/30  
G01J 1/44  
G03B 7/28  
H03F 1/34

(21)Application number : 02-031841

(71)Applicant : ASAHI OPTICAL CO LTD

(22)Date of filing : 13.02.1990

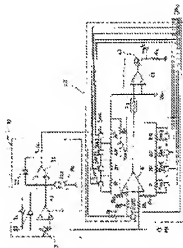
(72)Inventor : SATO OSAMU

## (54) AMPLIFIER DEVICE

### (57)Abstract:

**PURPOSE:** To obtain a gain in matching with an A/D converter by connecting a resistor having an opposite temperature characteristic to a temperature characteristic of an input voltage to the output of the operational amplifier receiving the voltage having the prescribed temperature characteristic and connecting a gain setting means whose resistance is variable to the input of the operational amplifier.

**CONSTITUTION:** A resistor R3 having a positive temperature characteristic is connected to an output terminal of an operational amplifier 41 and the resistor R3 is connected to an inverting input terminal of an operational amplifier 42 and the temperature is corrected by using the resistor R3 with respect to an output voltage from the operational amplifier 41 and the temperature coefficient of the output voltage is made zero. A reference voltage VREF is fed to the noninverting input terminal of the operational amplifier 42, the operational amplifier 42 connects to an A/D converter (not shown in figure) via a transistor (TR) 43 and a resistor R4 is connected between the TR 43 and the A/D converter. The output voltage of the operational amplifier 41 is level-shifted by the circuit comprising the operational amplifier 42, the TR 43 and the resistors R3, R4 and amplified by a prescribed gain. Thus, the gain in matching with the A/D converter is obtained.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**Japanese Publication for Unexamined Patent  
Application No. 235507/1991 (Tokukaihei 3-235507)**

*The following is a partial English translation of exemplary portions of non-English language information that may be relevant to the issue of patentability of the claims of the present application.*

The amplification device according to the present invention is characterized in that, to an output side of an operation amplifier receiving a voltage having a predetermined temperature property, a resistor having a temperature property opposite to the foregoing temperature property is connected, ...

...

A resistor ( $R_3$ ) having a positive temperature property is connected to the output terminal of the operation amplifier 41, and the resistor ( $R_3$ ) is connected to a negative phase input terminal of the operation amplifier 42. The resistor ( $R_3$ ) carries out temperature correction with respect to an output voltage of the operation amplifier 41, so that a temperature coefficient of the output voltage becomes 0.

...

According to the foregoing arrangement, the amplification circuit 40 can carry out amplification and temperature correction with respect to an output voltage of the photometric circuit 30. ...

...

Fig. 6 illustrates an equivalent circuit in case where the amplification circuit 40 serves as an amplifier. In Fig. 6, the resistance ( $R_3$ ) is a total of (i) a resistance obtained by combining the resistances ( $R$ ,  $2R$ ,  $4R$ , and  $8R$ ) determined by turning ON/OFF the analog switches SW1 to SW8 and (ii) the resistance ( $R_0$ ). First, an output voltage  $R_{Y1}$  of the operation amplifier 41 is calculated.

$$\begin{aligned} & V_{s1} + (R_{Y1} - V_{s1}) R_1 / (R_1 + R_2) \\ & = V_{LOG} + (V_{REF} - V_{LOG}) R_1 / (R_1 + R_2). \text{ As a result,} \\ & R_{Y1} = V_{REF} + (R_2 / R_1) (V_{LOG} - V_{s1}). \end{aligned}$$

This is substituted by the expression (2) as follows.

$$R_{Y1} = V_{ref} + \frac{R_2 K T}{R_1 q} \ln \frac{I_{cc}}{I_p} \quad (3)$$

Thus, an output voltage  $R_{out}$  of the amplification circuit 40 is as follows.

$$\begin{aligned} R_{out} &= \{(R_{Y1} - R_{Y2}) / R_3\} \times R_4 \\ &= \frac{R_4 R_2 K T}{R_3 R_1 q} \ln \frac{I_{cc}}{I_p} \quad (4) \end{aligned}$$

Herein,  $R_1$  and  $R_2$  are diffusive resistances and are identical to each other in a temperature coefficient, and  $I_p$  and  $I_{cc}$  are identical to each other in a temperature coefficient. Further, the resistance ( $R_3$ ) has a positive temperature coefficient, and the resistance ( $R_4$ ) has a temperature coefficient of 0. Thus, a temperature coefficient of the output voltage  $R_{out}$  is as follows.

$$\frac{\Delta R_{out}}{\Delta T} = \frac{R_4 K}{q} \frac{\Delta T \Delta R_2}{\Delta R_3 \Delta R_1} \ln \frac{\Delta I_{cc}}{\Delta I_p}$$

$R_1$  and  $R_2$  are identical to each other in a temperature coefficient, and  $I_p$  and  $I_{cc}$  are identical to each other in a temperature coefficient, so that  $(\Delta R_2 / \Delta R_1)$  and  $(\Delta I_{cc} / \Delta I_p)$  are respectively constant numbers. Thus, the temperature coefficient of the output voltage  $R_{out}$  is expressed as follows by

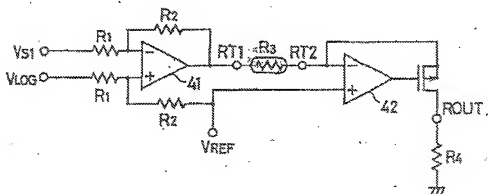
using a constant number C.

$$\frac{\Delta R_{out}}{\Delta T} = C \times \frac{\Delta T}{\Delta R_3}$$

Thus, if  $R_3$  and T are equal to each other in a temperature coefficient, that is, if a temperature coefficient of the resistance ( $R_3$ ) is +3333 ppa/°C (corresponding to 301/300), ( $\Delta T/\Delta R_2$ ) is constant, so that the temperature coefficient of the output voltage  $R_{out}$  is 0. That is, a resistor having such a temperature property is selected as the resistance ( $R_3$ ) is selected, so that an output value of the amplification circuit 40 is not influenced by temperature.

...

FIG. 6



⑩ 日本国特許庁(JP)

⑥ 特許出願公開

④ 公開特許公報(A) 平3-235507

⑤ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

⑥ 公開 平成3年(1991)10月21日

H 03 F 1/30  
G 01 J 1/44  
G 03 B 7/28  
H 03 F 1/34

A 8836-5J  
D 7706-2G  
7811-2H  
8836-5J

審査請求 未請求 請求項の数 3 (全7頁)

⑤ 発明の名称 増幅装置

⑦ 特 願 平2-31841

⑧ 出 願 平2(1990)2月13日

⑨ 発 明 者 佐 藤 修 東京都板橋区前野町2丁目36番9号 旭光学工業株式会社  
内

⑩ 出 願 人 旭光学工業株式会社 東京都板橋区前野町2丁目36番9号

⑪ 代 理 人 弁理士 松 浦 孝

明 細 書

1. 発明の名称

増幅装置

2. 特許請求の範囲

(1) 所定の温度特性を有する電圧が入力されるオペアンプの出力側に、該温度特性とは逆の温度特性を有する抵抗が接続され、かつ上記オペアンプの入力側に、抵抗値が可変であるゲイン設定手段が接続されることを特徴とする増幅装置。

(2) 出力電圧が所定の温度特性を有する電圧発生回路と、所定の基準電圧を出力する基準電圧発生源と、上記出力電圧と基準電圧の差分を増幅するオペアンプと、このオペアンプの出力側に接続され、上記出力電圧とは逆の温度特性を有する抵抗と、該オペアンプの入力側に接続され、抵抗値が可変であるゲイン設定手段とを備えたことを特徴とする増幅装置。

(3) 出力電圧が所定の温度特性を有する電圧発生回路と、所定の基準電圧を出力する基準電圧発生源と、上記出力電圧と基準電圧の差分を増幅するオ

ペアンプと、このオペアンプの出力側に接続され、上記出力電圧とは逆の温度特性を有する抵抗と、該オペアンプの入力側に接続され、抵抗値が可変であるゲイン設定手段と、上記オペアンプの正相入力端子と逆相入力端子と電圧発生回路と基準電圧発生源とを相互に導通させて、上記オペアンプの入力側に所定の大きさの抵抗を付与する手段とを備えたことを特徴とする増幅装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、例えば一眼レフカメラの分割測光センサ等からの出力電圧を増幅する装置に関する。

〔従来の技術〕

近年、一眼レフカメラ等の受光センサとして分割測光センサを使用したものが多数見受けられるようになった。この分割測光センサを用いる理由として、ファインダー画面内を連続に分割して独立に観測することにより、各ゾーンでの明るさを観測することができ、きめ細かな露出制御が行なえるというメリットがある。このため最近の分割

感光センサの分割数は増加する傾向にある。しかしながら分割数が増えると、センサに対応するアンプの段、ひいては接続する配線ライン数も増加し、ノイズが発生しやすくなること等の問題が発生する。そこで分割感光センサ内部にアンプ回路、コントロール回路等を集積したいいわゆる分割感光ICが提案されている。このような分割感光ICによれば、出力は電圧の形で取り出され、反転増幅器により増幅された後、A/D変換されてマイクロコンピュータに入力されて処理されていた。

さて分割感光ICの出力電圧は、感光素子に接続される対数圧増用のダイオードの温度特性の影響を受ける。そこで従来、反転増幅器に接続される抵抗として、入力側に正温度係数抵抗(ボジスタ)、補償側に例えば金属皮膜抵抗が設けられ、これにより反転増幅器の出力の温度係数が0に定められている。

(発明が解決しようとする課題)

上述のように感光素子を1C内に組み込んだ構成において、反転増幅器のゲインは、金属皮膜抵

抗とボジスタの抵抗値の比によって定まり、このゲインを調整する場合、ボジスタが高価であるため、金属皮膜抵抗の抵抗値を変化させざるを得ない。ところが、このように金属皮膜抵抗の抵抗値を可変にするためには、多数の抵抗を設ける必要がある。すなわち反転増幅器を構成する1Cの外側に多数の要素を接続しなければならず、装置全体の構成が複雑になるという問題があった。

本発明は、以上の問題に鑑み、温度補償を維持しつつ、A/D変換器に合致したゲインを得ることのできる、簡単な構成を有する増幅装置を提供することを目的とする。

(問題を解決するための手段)

本発明に係る増幅装置は、所定の温度特性を有する電圧が入力されるオペアンプの入力側に、この温度特性とは逆の温度特性を有する抵抗が接続され、かつ上記オペアンプの入力側に、抵抗値が可変であるゲイン設定手段が接続されることを特徴としている。

(実施例)

以下図示実施例により本発明を説明する。

第2図は光学系の構成例を示し、撮影レンズ1の後方にはミラー12が配設され、このミラー12の上方には、ビント板13とペンタプリズム14が設けられる。撮影レンズ11を通過した光は、ミラー12とペンタプリズム14によって反射され、感光センサ15とアイピース16へ送られる。感光センサ15の前には、ビント板13上の像を感光センサ15の受光面上に結像するためのレンズ17が設けられる。

第3図はファインダにおける陰影面21を示し、この陰影面21内には第1の感光素子22と第2の感光素子23とが形成される。本実施例において、第1の感光素子22は長方形を有し、第2の感光素子23はこの長方形の中央に位置し円形を呈する。感光センサ15内に設けられる感光素子は、第4図に示すように、第1の感光素子22に対応した第1の受光面24と、第2の感光素子23に対応した第2の受光面25とを有し、これらの受光面24、25は互互に分離されてい

る。すなわち、本実施例において感光素子は2つに分割されており、感光センサ15は、いわゆる2分割感光ICである。

第1図は、感光センサ15内に設けられる感光回路30と、増幅回路40の構成を示す。増幅回路40は感光回路40と同じ温度環境に設けられ、この感光回路30の出力電圧 $V_{iso}$ を、温度補償しつつ増幅し図示しないA/D変換器へ出力する。

感光回路30において、オペアンプ31の各入力端子には感光素子32が接続され、またこのオペアンプ31の入力および出力端子にはダイオード33、34が接続される。すなわち、これらのオペアンプ31とダイオード33、34は対数圧増回路を構成し、感光素子32の検出信号は対数圧縮された電圧 $V$ として出力される。なお、ダイオード34は出力電圧 $V$ のクランプ用ダイオードである。一方オペアンプ35の各入力端子には、オペアンプ31の出力端子と、定電流源35とがそれぞれ接続され、またオペアンプ35の入力および出力端子にはダイオード37が接続され

る、すなわちこのオペアンプ35とダイオード37により、レベルシフト回路が構成される。

本実施例において、測光センサ15は上述したように2分割測光センサであり、オペアンプ31とダイオード33、34からなる対数圧縮回路は各受光素子32毎に、すなわち2個設けられる。これらの2個の対数圧縮回路は、図示しないCPUからのコントロール信号により制御されて選択され、ひとつの対数圧縮回路出力が増幅回路40に接続される。なお、第1図において対数圧縮回路はひとつだけ示されている。

さて、オペアンプ31の正相入力端子に供給される基準電圧を $V_{z1}$ 、ダイオード33に作用する電圧を $V_{100}$ とすると、オペアンプ31の出力電圧 $V_o$ は、

$$\begin{aligned} V_o &= V_{z1} - V_{z2} \\ &= V_{z1} - \frac{KT}{q} \ln \frac{I_p}{I_o} - V(1_o) \quad (1) \end{aligned}$$

である。ここで、 $K$ はボルツマン定数、 $T$ は絶対温度、 $q$ は電荷、 $I_p$ はダイオード33における

電流値、 $i_o$ はダイオード33に流れる一定電流値、 $V(1_o)$ はダイオードに電流 $i_o$ が流れた時の電圧値である。また、測光回路30から出力される電圧 $V_{100}$ は、ダイオード37に作用する電圧を $V_{z2}$ とすると、

$$\begin{aligned} V_{100} &= V_{z1} + V_{z2} \\ &= V_{z1} + \frac{KT}{q} \ln \frac{I_{sc}}{I_o} + V(1_o) + V_{z2} \end{aligned}$$

であり、これに(1)式を代入すると、

$$V_{100} = V_{z1} + \frac{KT}{q} \ln \frac{I_{sc}}{I_p} \quad (2)$$

すなわち測光回路30の出力電圧 $V_{100}$ は、第5図に示すように $V_{z1}$ を基準として正の値をとり、受光素子32が検出する光量が多くなる( $I_p$ 大)とは $V_{z1}$ に近づく。なお第5図において、基準電圧 $V_{z1}$ は2Vに定められている。

また(2)式から理解されるように、測光回路30からの出力電圧 $V_{100}$ は、温度変化の影響を受ける。この温度による影響を除去するとともに、A/D変換器に合致したゲインによって出力電圧 $V$

$V_{100}$ を増幅するため、この出力電圧 $V_{100}$ は増幅回路40に輸入される。

増幅回路40においてオペアンプ41には、後述するように、正温度特性抵抗と、アナログスイッチの閉閉によって抵抗値を変化させることのできるゲイン設定回路とが接続され、このゲイン設定回路は複数の抵抗を有する。なお、以下の説明において「抵抗」の語句の後の括弧内に示される記号は、その抵抗の値を示す。

さて、オペアンプ41の正相入力端子は、2つの抵抗 $(R_1/2)$ を介して測光回路30に接続され、逆相入力端子は抵抗 $(R_1)$ を介して、基準電圧 $V_{z1}$ を出力する電圧源に接続される。またオペアンプ41の正相入力端子は、相互に直列に接続された抵抗 $(R_o, R, 2R, 4R, 8R)$ に接続され、抵抗 $(8R)$ は後述するオペアンプ42の正相入力端子と、基準電圧 $V_{z2}$ を出力する電圧源とに接続される。同様にオペアンプ41の逆相入力端子は、相互に直列に接続された抵抗 $(R_o, R, 2R, 4R, 8R)$ に接続され、抵

抗 $(8R)$ はこのオペアンプ41の出力端子に接続される。正相入力端子側の抵抗 $(R, 2R, 4R, 8R)$ にはアナログスイッチ $SW1 \sim SW4$ が接続され、逆相入力端子側の抵抗 $(R, 2R, 4R, 8R)$ にはアナログスイッチ $SW5 \sim SW8$ が接続される。これらのアナログスイッチ $SW1 \sim SW8$ は、CPUからのコントロール信号によってON-OFF制御され、これにより抵抗 $(R, 2R, 4R, 8R)$ の接続関係が制御されてオペアンプ41すなわち増幅器のゲインが調整される。

オペアンプ41の出力端子には、正温度特性を有する抵抗 $(R_o)$ が接続され、この抵抗 $(R_o)$ はオペアンプ42の逆相入力端子に接続される。この抵抗 $(R_o)$ により、オペアンプ41からの出力電圧に対して温度補正が施され、この出力電圧の温度係数が0となる。

オペアンプ42の正相入力端子には、基準電圧 $V_{z2}$ が供給される。このオペアンプ42はトランジスタ43を介して図示しないA/D変換器に

渡され、またトランジスタ43とA/D変換器との間には抵抗(R<sub>1</sub>)が接続される。このオペアンプ42とトランジスタ43と抵抗(R<sub>1</sub>、R<sub>2</sub>)からなる回路により、オペアンプ41の出力電圧はレベルシフトされるとともに、所定のゲインで増幅される。

以上の構成により増幅回路40は、測光回路30の出力電圧を増幅するとともに温度補正を施すことができる。またこの増幅回路40は、このような増幅および温度補償機能の他、温度測定器としての機能も有しており、次に、そのための構成について説明する。

すなわち、オペアンプ41の各入力端子に接続された抵抗(R<sub>1</sub>/2)と抵抗(R<sub>1</sub>)との間にはアナログスイッチSW9を介して接続され、またオペアンプ41の正相入力端子と抵抗(8R)との間にはアナログスイッチSW10と抵抗(R<sub>2</sub>)を介して接続される。これらのアナログスイッチSW9およびSW10は、増幅回路40が通常の増幅器として作用する場合には非導通の状態にある

が、増幅回路40が温度測定器として作用する場合には導通状態に定められる。このアナログスイッチSW9、SW10のON-OFF制御はCPUにより行われる。

次に、増幅回路40が増幅器として作用する場合の動作について説明する。

この場合、アナログスイッチSW9、SW10はそれぞれ閉接されており、またアナログスイッチSW1~SW8のうちの所定のものが閉接される。なお、アナログスイッチSW1とSW5は常に同時に閉接または閉接され、同様に、アナログスイッチSW2とSW6、SW3とSW7、SW4とSW8が、それぞれ封になってON-OFF制御される。

第6図は、増幅回路40が増幅器として作用する場合における等価回路を示したものである。この図において、抵抗(R<sub>2</sub>)は、アナログスイッチSW1~8のON-OFF制御によって定まる抵抗(R、2R、4R、8R)の合成抵抗値と、抵抗(R<sub>1</sub>)との合計値である。まず、オペアン

プ41の出力電圧V<sub>out</sub>を求める。

$$V_{out} = \{ (V_{in} - V_{ss}) \cdot R_1 / (R_1 + R_2) \} + V_{iso} + \{ (V_{out} - V_{iso}) \cdot R_1 / (R_1 + R_2) \}$$

したがって、

$$R_1 \cdot V_{out} = V_{in} \cdot R_1 + \{ (R_2 / R_1) \cdot (V_{iso} - V_{ss}) \}$$

となる。これに、上記式を代入すると、

$$R_1 \cdot V_{out} = V_{in} \cdot R_1 + \frac{R_2}{R_1} \cdot \frac{KT}{q} \ln \frac{I_{cc}}{I_f} \quad (3)$$

したがって、増幅回路40の出力電圧V<sub>out</sub>は、

$$V_{out} = \{ (V_{in} - V_{ss}) \cdot R_1 / (R_1 + R_2) \} + V_{iso} + \frac{R_2}{R_1} \cdot \frac{KT}{q} \ln \frac{I_{cc}}{I_f} \quad (4)$$

となる。

ここで、R<sub>1</sub>、R<sub>2</sub>はIC内の抵抗抵抗であり、同一の温度係数を有し、I<sub>f</sub>、I<sub>cc</sub>は同一の温度係数を有する。また抵抗(R<sub>2</sub>)は正温度係数を有し、抵抗(R<sub>1</sub>)の温度係数は0である。したがって、出力電圧V<sub>out</sub>の温度係数は、

$$\frac{\Delta V_{out}}{\Delta T} = \frac{R_2 \cdot K}{q} \cdot \frac{\Delta T \cdot R_2}{\Delta R_2 \cdot R_1} \ln \frac{I_{cc}}{I_f}$$

となる。R<sub>1</sub>、R<sub>2</sub>が相互に同一の温度係数を有し、またI<sub>f</sub>、I<sub>cc</sub>が相互に同一の温度係数を有することから、(ΔR<sub>2</sub>/ΔR<sub>1</sub>)および(ΔI<sub>cc</sub>/ΔI<sub>f</sub>)はそれぞれ定数である。したがって、出力電圧V<sub>out</sub>の温度係数は、定数Cを用いて書くことができる。

したがって、R<sub>2</sub>とTの温度係数が等しいと、すなわち、抵抗(R<sub>2</sub>)の温度係数が+3333 ppm/°C(301/300に相当する)であると、(ΔT/ΔR<sub>2</sub>)は一定となり、出力電圧V<sub>out</sub>の温度係数は0となる。すなわち、抵抗(R<sub>2</sub>)としてこのような温度特性を有するものを選定することにより、増幅回路40の出力値は、温度の影響を受けなくなる。

次に、増幅回路40のゲインについて説明する。

ここで、8ビットのA/D変換器を想定し、その分解能が、

$$4000V/255 = 15.686V/step$$



とすると、ゲインGとして、

$$G = 15.686 \text{ mV} / (17.79/8) \text{ mV} = 7.053$$

が必要である。ただし、17.79 mV は明るさが1 EV 変化した時の  $V_{out}$  の出力電圧変化量であり、すなわち  $(17.79/8) \text{ mV}$  は 1/8 EV 値に対応する。本実施例では、前段のオペアンプ41において約2、3.5倍のゲインを、また後段のオペアンプ42において約3倍のゲインを持たせている。ただし、抵抗値の選定、A/D変換における基準電圧のバラツキに基づく分解能のバラツキを考慮し、前段のオペアンプ41のゲインは、アナログスイッチSW1～SW8のON-OFF制御によってプログラマブルに変更できるように構成されている。すなわち、このオペアンプ41におけるゲインPGは、

$$PG = (225 + 2 \times \text{Gain Code}) / 100 \quad (\text{倍})$$

であり、Gain Code はCPUから入力され、0～15の値をとる。したがって、ゲイン値としては  $PG = 2.25 \sim 2.55$  (倍)

の間で、0.02倍(2/100)ずつの間隔で変化させる

$R_1$ 、 $R_2$ 、 $R_4$  はIC内の抵抗であり、また  $V_{REF}$ 、 $V_{BI}$  は基準電圧であることから、それぞれ温度係数は0であり、したがって  $R_{T1}$  は温度係数を持たない。

増幅回路40の出力電圧  $R_{out}$  は、

$$R_{out} = \left( \frac{R_4}{R_2} \right) \times \left( \frac{R_{T1} - R_{T2}}{R_1 + R_2} \right) (V_{BI} - V_{REF} + \frac{R_2}{R_1 + 2R_2} (V_{REF} + V_{BI})) \quad (5)$$

となる。

ここで  $R_2$  は正温度特性を有するので、 $R_{out}$  は負の温度係数を有することとなる。したがって、増幅回路40は、温度に応じた電圧  $R_{out}$  を出力することとなり、この回路40は温度測定器として用いられる。

ここで例えば  $R_1 = 100 \text{ k}\Omega$ 、 $R_2 = 235 \text{ k}\Omega$ 、 $R_3 = 5.1 \text{ k}\Omega$ 、 $R_4 = 15 \text{ k}\Omega$ 、 $R_5 = 100 \text{ k}\Omega$  とすると、(5)式および(6)式より、

$$R_{T1} = 4.788 \text{ (V)}$$

$$R_{out} = 2.318 \text{ (V)}$$

となり、 $R_{out}$  の温度係数は、

ことができる。

上述したように、増幅回路40は温度測定器としても利用できる。図7図は、アナログスイッチSW9、SW10を接続した場合における増幅回路40、すなわち温度測定回路の等価回路を示す。この場合抵抗 ( $R_2$ ) の大きさは、アナログスイッチSW1～SW8のON-OFF制御によって定まる抵抗 ( $R_2$ 、 $2R_2$ 、 $4R_2$ 、 $8R_2$ ) の合成抵抗値と抵抗 ( $R_1$ ) との合計値であり、

$R_2 = R_2 + \{ (R_2, 2R_2, 4R_2, 8R_2) \}$  の合成抵抗値となる。

まず、 $R_{T1}$  の値を求める。

$$V_{BI} + (R_{T1} - V_{BI}) R_1 / (R_1 + R_2) = V_{BI} + (V_{REF} - V_{BI}) (R_1/2) / (R_1/2 + R_2/2)$$

したがって、

$$R_{T1} = \frac{R_1 + R_2}{R_1 + 2R_2/2} (V_{BI} - V_{REF}) \quad (6)$$

ただし、

$$R_2/2 = R_2 \cdot R_5 / (R_4 + R_5)$$

である。

$$\frac{\Delta R_{out}}{\Delta T} = \frac{R_4}{\Delta R_1 / \Delta T} \times (R_{T1} - R_{T2}) = -7.725 \text{ (mV)}$$

となる。したがって、8ビットのA/D変換回路の場合、分解能が1LSB  $= 15.686 \text{ mV}$  であることから、本実施例における温度測定器によると、2℃の温度変化により、1LSBだけA/D変換値が変化することとなる。

以上説明したように、本実施例の増幅回路40は、通常の増幅器として用いられるばかりでなく、温度測定器としても利用できるが、オペアンプ41のゲインの設定は、増幅器として使用する時、および温度測定器として使用する時において、相互に異なり、したがって予め調整しておく必要がある。このため、この調整のためのデータをCPUのRAMに格納しておかなければならない。このため一つの手段としてはマイコンの外付けとしてE<sup>2</sup> PROMを付加し、調整値において予め調整データをE<sup>2</sup> PROMに書き込んでおき、実動作時にE<sup>2</sup> PROMより所定のデータを読み込

んでてRAMに格納するという方法等が考えられる。

以上述べたように、本実施例の増幅装置は、外付け部品としては、基本的には抵抗( $R_s$ )と抵抗( $R_1$ )のみであり、その他の部品はICに内蔵される。したがって、従来のように多数の外付け部品を用いることなく、温度補償と所定のゲイン設定を同時に確保することができ、装置全体を簡素化し、かつ安価にすることが可能となる。

〔発明の効果〕

以上のように本発明の増幅装置は、温度補償を維持しつつ、A/D変換器に合致したゲインを得ることができ、しかも外付け部品が少ないので構成が非常に簡単である、という効果を奏する。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例に係る増幅装置を示す回路図、

第2図はカメラの光学系の構成例を示す図、

第3図はファインダにおける測光範囲を示す図、

第4図は受光素子を示す図。

第5図はE<sub>v</sub>値に対する測光センサの出力電圧の変化を示すグラフ、

第6図は増幅器を示す回路図、

第7図は温度測定器を示す回路図である。

30・・・測光回路

40・・・増幅回路

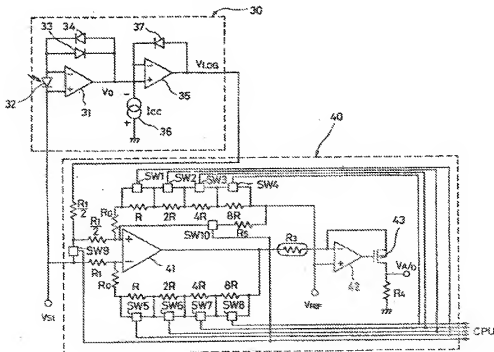
$R_s$ ・・・正温度特性抵抗

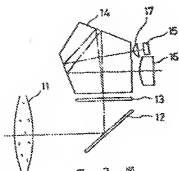
特許出願人

旭光学工業株式会社

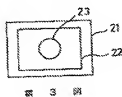
特許出願代理人

弁護士 松浦 孝





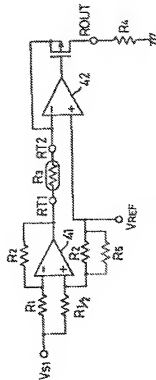
第 2 図



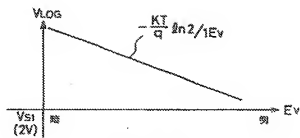
第 3 図



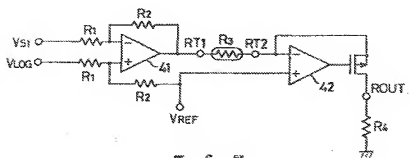
第 4 図



第 7 図



第 5 図



第 6 図